

K1 – Zadaci 1,2,3,4

K2 – Zadaci 5,6,7,8

Integralni ispit – Zadaci 1,3,4,5,6,8

Na naslovnoj strani **obavezno** zaokružiti redne brojeve zadataka koji su rađeni.

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.

Napomena: Sve realizacije je potrebno nacrtati i obeležiti odgovarajuće signale.

1. Zadatak (a – 6, b – 7, c – 6, d – 6 poena)

- a) Data je funkcija $Y = \prod_{D,C,B,A}(0,2,3,7,8,10,11,15)$. Popuniti Karnoovu tabelu za funkciju Y i odrediti njen izraz u minimalnoj formi u obliku zbira proizvoda i proizvoda zbrova i nacrtati logičke šeme.
- b) U realizovanim šemama iz tačke a) proveriti da li postoji mogućnost pojave statičkih hazarda i pri kojim prelazima? Ukoliko postoji nacrtati vremenski dijagram na kome se vidi pojava statičkog hazarda i korigovati minimalne funkcije tako da se ukloni mogućnost pojave statičkih hazarda
- c) Realizovati funkciju Y iz tačke a) ako su na raspolaganju samo dvoulazna NILI logička kola i prave vrednosti signala. Težiti da funkcija i broj upotrebljenih kola budu minimalni.
- d) Realizovati funkciju Y iz tačke a) korišćenjem samo jednog multipleksa 8/1 čiji su selekcionni ulazi sa aktivnom logičkom nulom i što manjim brojem logičkih kola niskog stepena integracije.

2. Zadatak (a – 5, b – 8, c – 12 poena)

- a) Korišćenjem samo jednog multipleksa 4/1 i invertora projektovati kolo koje ispituje parnost 3-bitnog binarnog broja $A_{2..0}$. Generisati izlaz $P = 1$ u slučaju neparne parnosti.
- b) Pomoću realizacije iz tačke a) projektovati kolo koje ispituje neparnu parnost 9-bitnog binarnog broja (izlaz $P = 1$ se generiše u slučaju neparne parnosti). Na raspolaganju je modul iz tačke a) i potrebna logička kola niskog stepena integracije.
- c) Koristeći modul iz tačke b) realizovati koder za Hamming-ov kod sa rastojanjem 3. Tražena kombinaciona mreža na osnovu 11bitnog ulaza $poruka[10..0]$ generiše 15-bitni izlaz $kodovana_poruka[14..0]$ koji predstavlja poruku zaštićenu Hamming-ovim kodom sa rastojanjem 3.

3. Zadatak (a – 10, b – 8, c – 7 poena)

- a) Algoritamskim računanjem, korak po korak, izračunati vrednosti sledećih izraza:

- $A_{8KO} = 3023_{8KO} - 7123_{8KO}$ (na raspolaganju su 4 cifre)
- $B_{3KVM} = 221_{3KVM} + 112_{3KVM}$ (na raspolaganju su 4 cifre)
- $C_{ZA} = 1011010_{ZA} - 0010101_{ZA}$ (na raspolaganju je 7 cifara)
- $D_{2KO} = 01101_{2KO} * 0110_{2KO}$ (na raspolaganju je 10 cifara – koristiti algoritam sa međuzbirovima)
- $E_2 = 11010000_2 : 1101_2$ (na raspolaganju je proizvoljan broj cifara)

Napomena: Ukoliko broj nema oznaku KVM, KO ili ZA u indeksu smatrati da je neoznačen. U slučaju izvođenja operacije nad označenim brojevima, jasno naznačiti ukoliko dođe do prekoračenja. Postupak za svaku operaciju prikazati korak po korak u osnovi u kome su brojevi dati. U zagradama je naveden maksimalno dostupni broj cifara za predstavu rezultata. Ukoliko je označeni broj predstavljen sa manjim brojem cifara od maksimalnog, izvršiti ekstenziju znaka. Bez detaljnog postupka rešenje zadatka je nevažeće.

- b) Na osnovu vrednosti brojeva C, D i E dobijenih u tački a) odrediti njihove predstave u sledećim brojnim sistemima: C_{5ZA} , D_{6KVM} , E_{8KO} . Brojeve predstaviti sa minimalnim brojem cifara.

- c) Za broj 222_5 odrediti sve brojeve koji se nalaze na Hamingovom rastojanju 1 u odnosu na binarnu predstavu broja na 8 bita a zatim odrediti njihove predstave u brojnom sistemu sa osnovom 16.

4. Zadatak (a – 8, b – 8, c – 9 poena)

- a) Korišćenjem isključivo NI kola sa proizvoljnim brojem ulaza realizovati kombinacionu mrežu koja implementira funkcionalnost sabiranja tri jednobitna broja A, B i C. Izlaz Y ima dovoljan broj bita da se realizuje tražena suma.
- b) Korišćenjem isključivo NILI kola sa proizvoljnim brojem ulaza realizovati kombinacionu mrežu koja proverava da li je broj A veći od broja B pri čemu su A i B neoznačeni brojevi širine 2 bita. Izlaz Y je jednak jedinici ukoliko je A veće od B.
- c) Ukoliko su na raspolaganju realizovana kola iz tačaka a) i b), i logička kola niskog stepena integracije, realizovati kombinacionu mrežu koja na izlazu Z realizuje funkciju: $A_0 + B_0 + C_0 = D_1 D_0$. A, B i C su jednobitni brojevi dok je D dvobitni neoznačeni broj.

5. Zadatak (a – 5, b – 5, c – 5, d – 5, e – 5 poena)

CMOS tehnologija – 180nm, $V_{DD} = 1.8V$, $\mu_n = 417 \frac{cm^2}{Vs}$, $\mu_p = 85 \frac{cm^2}{Vs}$, $V_{Tn} = 0.45V$, $V_{Tp} = -0.45V$,

$$k_n = 351 \times 10^{-6} \frac{A}{V^2}, k_p = 71 \times 10^{-6} \frac{A}{V^2}, \quad \lambda_n = \lambda_p = 0.1 \frac{1}{V}, \quad E_{Cn} = 3.8 \times 10^5 \frac{V}{cm}, E_{Cp} = 18.8 \times 10^5 \frac{V}{cm}$$

a) Odrediti širinu kanala W_p tako da prag odlučivanja logičkog CMOS invertora, V_s , bude približno jednak polovini napona napajanja.

b) Izvesti izraze i izračunati dinamičke otpornosti p i n kanalnog tranzistora potrebne za procenu kašnjenja.

c) Izračunati struju kratkog spoja u CMOS invertoru iz tačke a).

d) Kako se menjaju rezultati u tački a), b) i c) ako se širine kanala oba tranzistora povećaju 10 puta?

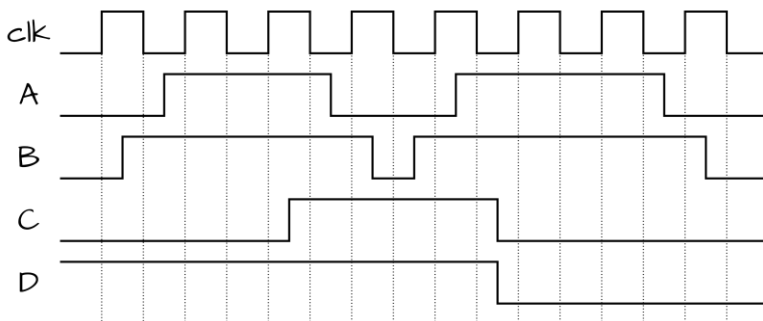
e) Izračunati disipaciju kratkog spoja u CMOS invertoru iz tačke a), ako se na ulazu nalazi signal učestanosti 1GHz, čije je vreme uspona i pada jednako 10ps.

6. Zadatak (a – 11, b – 5, c – 9 poena)

a) Realizovati jednostepeno dinamičko CMOS logičko kolo koje realizuje funkciju $Y = f(A,B,C,D)$ gde je Y jednako 1 ako je četvorobitni broj ABCD deljiv sa 2 ili sa 3. Y je u suprotnom 0. Cifra A je bit najveće težine.

b) Ukoliko se ulazni signal u odnosu na signal takta CLK menja kao što je prikazano na slici 6, nacrtati vremenski dijagram koji ilustruje ponašanje izlaznog signala Y

c) Realizovati logičku funkciju Y iz tačke a) pomoću transmisionih gejtova.



Slika 6.

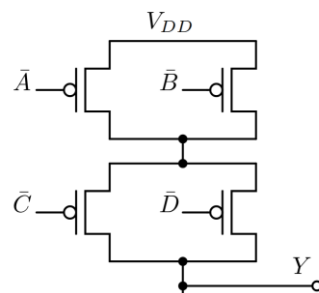
7. Zadatak (a – 10, b – 9, c – 6 poena)

Na slici 7 je prikazan deo koji odgovara pull-up mreži jednog statičkog jednostepenog CMOS kola.

a) Nacrtati kompletnu šemu CMOS kola i odrediti odnose širina svih tranzistora tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je $W_p:W_n = 2:1$.

b) Odrediti logičku funkciju koja opisuje rad kola realizovanog u tački a)

c) Realizovati funkciju iz tačke b) u minimalnoj formi i prokomentarisati da li u okviru tako dobijene realizacije postoji mogućnost pojave statičkih hazarda.



Slika 7.

8. Zadatak (a – 5, b – 6, c – 6, d – 8 poena)

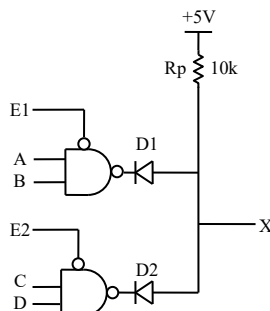
Na slici 8 je prikazana logička šema dela digitalnog uređaja posle izvršenih »neophodnih« modifikacija. Originalna realizacija ne sadrži diode D1 i D2 (bila je kratka veza), međutim zbog greške u projektovanju bilo ih je neophodno dodati. Upotrebljena logička kola su u standardnoj CMOS tehnologiji.

a) Odrediti logičke funkcije izlaza X uređaja sa slike 8a) pre modifikacije za $E1=E2=1$ i $E1 \neq E2$. Šta se desilo uređaju kada je bilo $E1=E2=0$?

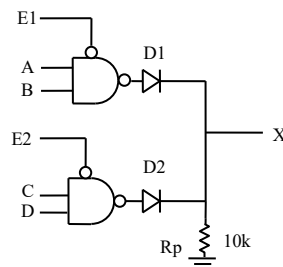
b) Odrediti logičku funkciju izlaza X sa slike 8a) posle modifikacije odnosno dodavanja dioda D1 i D2. Da li sada može da se desi »nezgodna« situacija iz tačke (a). Kakvi su novi logički nivoi na izlazu X u poređenju sa standardnim CMOS kolom?

c) Odrediti logičku funkciju izlaza X sa slike 8b). Kakvi su novi logički nivoi na izlazu X u poređenju sa standardnim CMOS kolom?

d) Odrediti logičku funkciju izlaza X sa slike 8a) i 8b) ako se ukloni otpornik R_p i ostavi otvorena veza.



Slika 8a.



Slika 8b.